



Skriftlig Tentamen

IE1204 Digital Design

2019-10-21, 08:00-12:00

Examiner/Examinator: Carl-Mikael Zetterling
Responsible teacher/Ansvarig lärare: Carl-Mikael Zetterling

Swedish/Svenska:

Tentamenstexten ska lämnas in när lösningarna lämnas in. Inga tillåtna hjälpmedel utom linjal.
Examen består av fyra delar med fyra uppgifter och 8-12 poäng per del, och totalt 40 poäng.
Uppgifterna är inte ordnade efter svårighetsgrad.

- Del 1: From Zero to One (Chapter 1)
- Del 2: Combinational Logic Design (Chapter 2)
- Del 3: Sequential Logic Design (Chapter 3)
- Del 4: Digital Building Blocks (Chapter 5)

X = 1 om studenten har minst 2 poäng per del 1 och 4 och minst 3 poäng per del 2 och 3
Y = 1 om studenten har minst 20 poäng totalt
P = 1 om studenter får godkänt på tentamen
Fx = 1 om studenten kan godkännas efter en extra uppgift

X	Y	P	F _X
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

För godkänt krävs
(minst 2 poäng per del 1 OCH 4) OCH (minst 3 poäng per del 2 OCH 3) OCH 20 poäng totalt.
Fx om något villkor ej är uppfyllt.

Betygskalan för tentamen. Resultat meddelas inom tre veckor.

0-19	20-23	24-27	28-31	32-35	36-39	40
F	E	D	C	B	A	A+

Written Exam

IE1204 Digital Design

2019-10-21, 08:00-12:00

English:

The exam consists of four parts with four exercises and 8-12 points per part, for a total of 40 points. The questions are not in order of difficulty.

- Part 1: From Zero to One (Chapter 1)
- Part 2: Combinational Logic Design (Chapter 2)
- Part 3: Sequential Logic Design (Chapter 3)
- Part 4: Digital Building Blocks (Chapter 5)

X = 1 if student has at least 2 points from part 1 and 4 and at least 3 points from part 2 and 3

Y = 1 if student has at least 20 points in total

P = 1 if student passes exam

Fx = 1 if a student can pass after an extra task

X	Y	P	F _x
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

To pass the exam requires **(at least 2 points from part 1 AND 4) AND (at least 3 points from part 2 AND 3) AND (at least 20 points in total).**

Fx if any condition is not fulfilled.

Grades are given as follows. The result will be announced within three weeks.

0-19	20-23	24-27	28-31	32-35	36-39	40
F	E	D	C	B	A	A+

Del 1/Part 1

1

$$A = 93_{10}$$

$$B = -42_{10}$$

Swedish: Konvertera A och B till 8-bitars tvåkomplementstal och hexadecimala tal. (1 p)
Beräkna också A + B (binärt), kontrollera svaret med A + B (decimalt). (1 p)

English: Convert A and B to 8-bit binary (two's complement) and hexadecimal number representation. (1 p)

Also calculate A + B (binary), check your answer by calculating A + B (decimal). (1 p)

2

$$C = 01011010_2$$

$$D = 00110011_2$$

Swedish: Konvertera 8-bitars binära tal C och D (tvåkomplement) till decimala tal och hexadecimala tal. (1 p)

Beräkna också C - D (binärt), kontrollera svaret med C - D (decimalt). (1 p)

English: Convert 8-bit binary numbers C and D (two's complement) to decimal and hexadecimal number representation. (1 p)

Also calculate C - D (binary), check your answer by calculating C - D (decimal). (1 p)

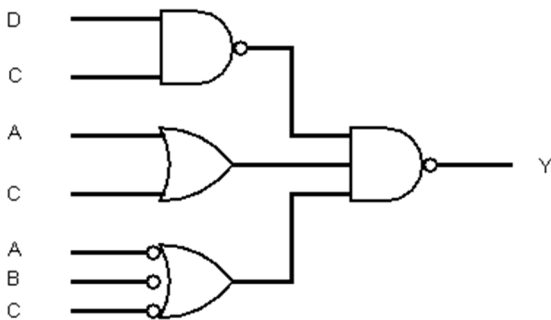
3

Swedish: Rita sanningstabellen för följande krets. (1 p)

Rita Karnaughdiagram och bedöm om kretsen kan förenklas? (1 p)

English: Draw the Truth table for the following circuit. (1 p)

Draw a K-map to see if the circuit can be simplified? (1 p)



4

Swedish: Rita ett CMOS-grindnät som beräknar den logiska funktionen Z. (2 p)

English: Draw a CMOS-circuit diagram for the logic function Z. (2 p)

$$Z = \bar{A} \cdot \bar{B} \cdot \bar{C}$$

Del 2/Part 2

5

Swedish: Ta fram booleskt uttryck för kretsen nedan. (1 p)

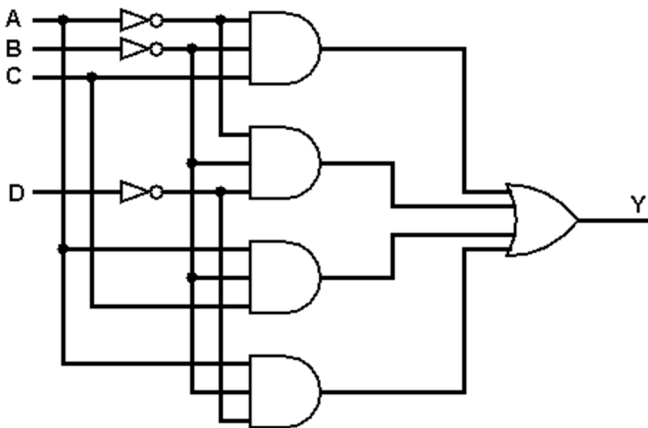
Rita Karnaughdiagram för kretsen (variabelordning som i figuren, rita om i din lösning). (1 p)

Förenkla om möjligt uttrycket mha Karnaughdiagram och rita ny krets. (1 p)

English: Derive the boolean expression for the circuit below. (1 p)

Draw a K-map for the circuit (variables as in the figure, redraw on your answer sheet). (1 p)

Simplify if possible the expression using the K-map and draw a new circuit. (1 p)



	CD = 00	01	11	10
AB = 00				
01				
11				
10				

6

Swedish: Rita Karnaughdiagram för sanningstabellen nedan (variabelordning som i figuren). (1 p)

Utnyttja x = don't care. Ta fram enklast möjliga booleska uttryck från Karnaughdiagrammet. (1 p)

Rita en krets för uttrycket med enbart NAND-grindar. (1 p)

English: Draw a K-map for the truth table below (variables as in the figure). (1 p)

Use x = don't care. Derive simplest possible boolean expression from the K-map. (1 p)

Draw a circuit for the expression using only NAND-gates. (1 p)

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	x
0	0	1	1	0
0	1	0	0	x
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	x
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

	CD = 00	01	11	10
AB = 00				
01				
11				
10				

Rita om K-map i dina
inlämnade svar.

Redraw the K-map in
your answer sheets.

7

Swedish:

Skriv upp det minimerade boolska uttrycket på SoP-form för följande Karnaugh-diagram. (1 p)
 Använd en 4:1 MUX och valfria grindar eller 0 och 1 och gör två kretsar:
 en med AB som select-signaler och en med CD som select-signaler. (2 p)

English:

Write down the minimized Boolean expression on SoP format for the following K-Map. (1 p)
 Use a 4:1 MUX and any logic gates or 0 or 1 to draw two circuits:
 one with AB as select signals and one with CD as select signals. (2 p)

		C, D			
		00	01	11	10
A, B	00	0	0	0	0
	01	1	1	0	0
	11	1	1	1	1
	10	0	1	0	1

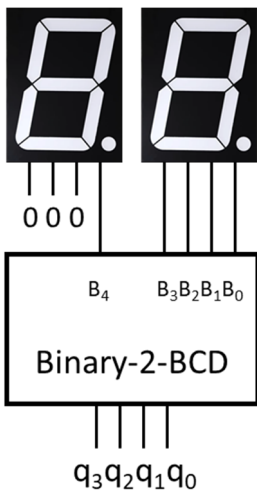
Rita om K-map i dina inlämnade svar.

 Redraw the K-map in your answer sheets.

8

Swedish: Konstruera en binär till BCD-omvandlare som gör om ett 4 bit binärt tal till 5 bitsignaler som kan kopplas till två 7-segments displayer. Alla tal från 0000 till 1111 ska kunna visas (som 00 till 15). Tex talet 1010 = 10₁₀ omvandlas till signalerna 1 0000. Använd valfria kombinatoriska kretsar (grindar/muxar/adderare etc i valfri kombination). (3 p)

English: Design a binary to BCD decoder that converts a 4 bit binary number to 5 bit signals that can drive two 7-segment displays. All numbers from 0000 to 1111 should be shown (as 00 to 15). For example the number 1010 = 10₁₀ will be converted to the signals 1 0000. Use any combinatorial elements (gates/multiplexers/adders etc in any combination). (3 p)



q3	q2	q1	q0	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0	0
1	0	1	0	1	0	0	0	0

Rita om tabellen i dina inlämnade svar.

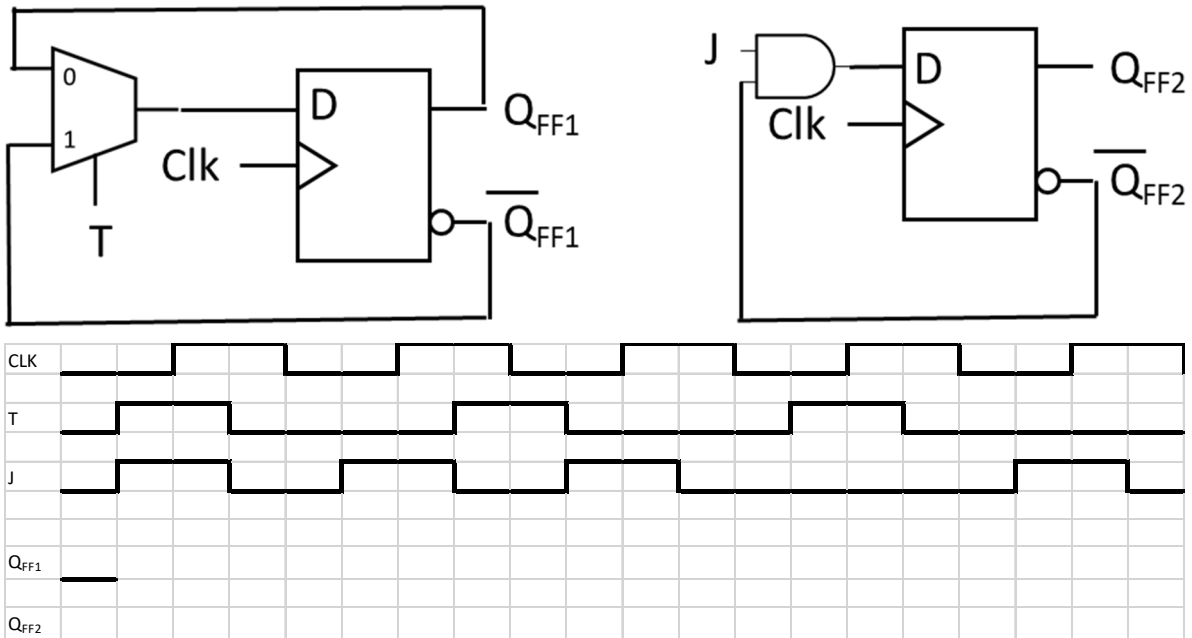
 Redraw the table in your answer sheets.

Del 3/Part 3

9

Swedish: Rita tidsdiagram för vipporna (flip-flop). (2 p)

English: Draw the timing diagrams for the flip-flops. (2 p)



10

Swedish: Analysera vad nedanstående tillståndsmaskin (FSM) utför genom att ta fram uttryck för nästa tillstånd (1 p)

rita tillståndstabell (1 p)

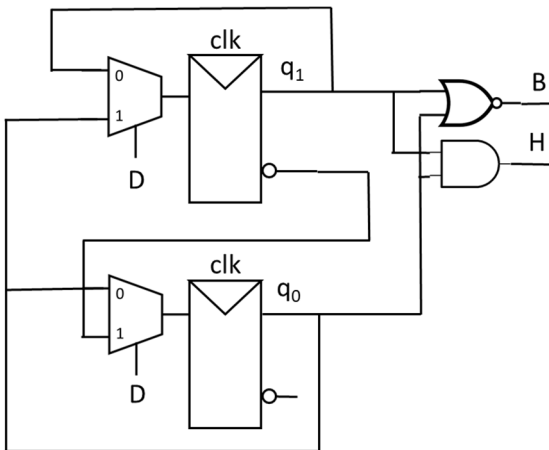
rita tillståndsdigram (1 p).

English: Analyse the state machine (FSM) below

derive expressions for next state (1 p)

draw a state table (1 p)

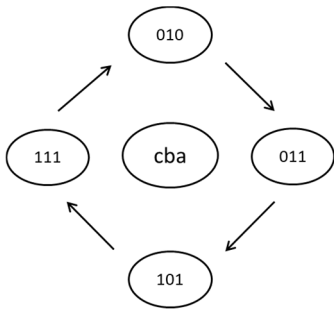
draw a state diagram (1 p).



11

Swedish: Konstruera en tillståndsmaskin (FSM) enligt tillståndsdigrammet nedan
 rita tillståndstabell (1 p)
 ta fram minimerade uttryck för nästa tillstånd (1 p)
 rita tillståndsdigram med alla åtta tillstånd (1 p)
 rita tillståndsmaskinen (1 p)

English: Design a state machine (FSM) according to the state diagram below
 draw a state table (1 p)
 derive minimized expressions for next state (1 p)
 draw a state diagram with all eight states (1 p)
 draw the state machine (1 p)



	ba =	00	01	11	10
c = 0					
1					

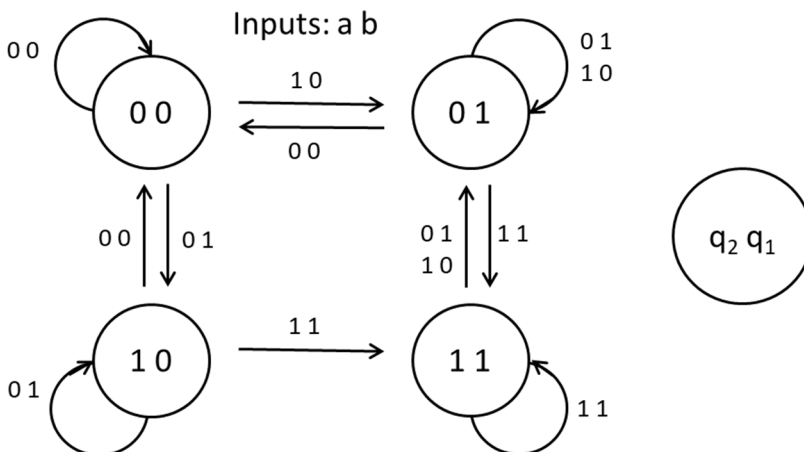
Rita om K-map i dina inlämnade svar.

Redraw the K-map in your answer sheets.

12

Swedish: Konstruera en asynkron tillståndsmaskin (ASM) enligt tillståndsdigrammet nedan
 rita tillståndstabell (otillåtna insignal kombinationer saknar pilar) (1 p)
 ringa in stabila tillstånd och stryk otillåtna tillstånd (1 p)
 utnyttja otillåtna tillstånd som x = don't cares and ta fram uttryck för nästa tillstånd (1 p)

English: Design an asynchronous state machine (ASM) according to the state diagram below
 draw a state table (arrows for forbidden input combinations have been excluded) (1 p)
 circle stable states and cross out states that can't occur (1 p)
 use the states that can't occur as x = don't care and derive expressions for next state (1 p)



Rita om K-map i dina inlämnade svar.

Redraw the K-map in your answer sheets.

	ab =	00	01	11	10
q2q1 = 00					
01					
11					
10					

Del 4/Part 4

13

Swedish: En 4-bitars heladderare kan antingen byggas med fyra 1-bitars heladderare (se nedan) och ripple carry, eller med en 4-bitars heladderare med snabb carry (tex 74hc282). Fördröjningen från ingång till slutlig carry out avgör den högsta klockhastigheten som kan tillåtas om additionen utförs mellan två klockpulser. Beräkna max tillåten klockhastighet för de två fallen med ripple adderare och snabb adderare. (2 p)

English: A 4-bit full adder can either be built using four 1-bit full adders (see below) with ripple carry, or using a 4-bit full adder with fast carry (like the 74hc283). The delay from input to final carry out will determine the maximum clock speed if the addition is performed between two clock pulses. Calculate the maximum clock speed for the two cases with ripple adder and fast adder. (2 p)

$$t_{ccq} = 20 \text{ ps}$$

$$t_{pcq} = 40 \text{ ps}$$

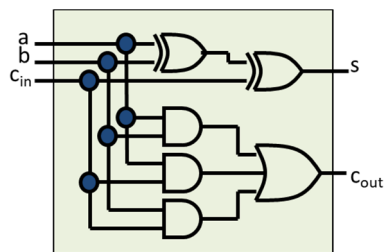
$$t_{\text{setup}} = 50 \text{ ps}$$

$$t_{\text{hold}} = 40 \text{ ps}$$

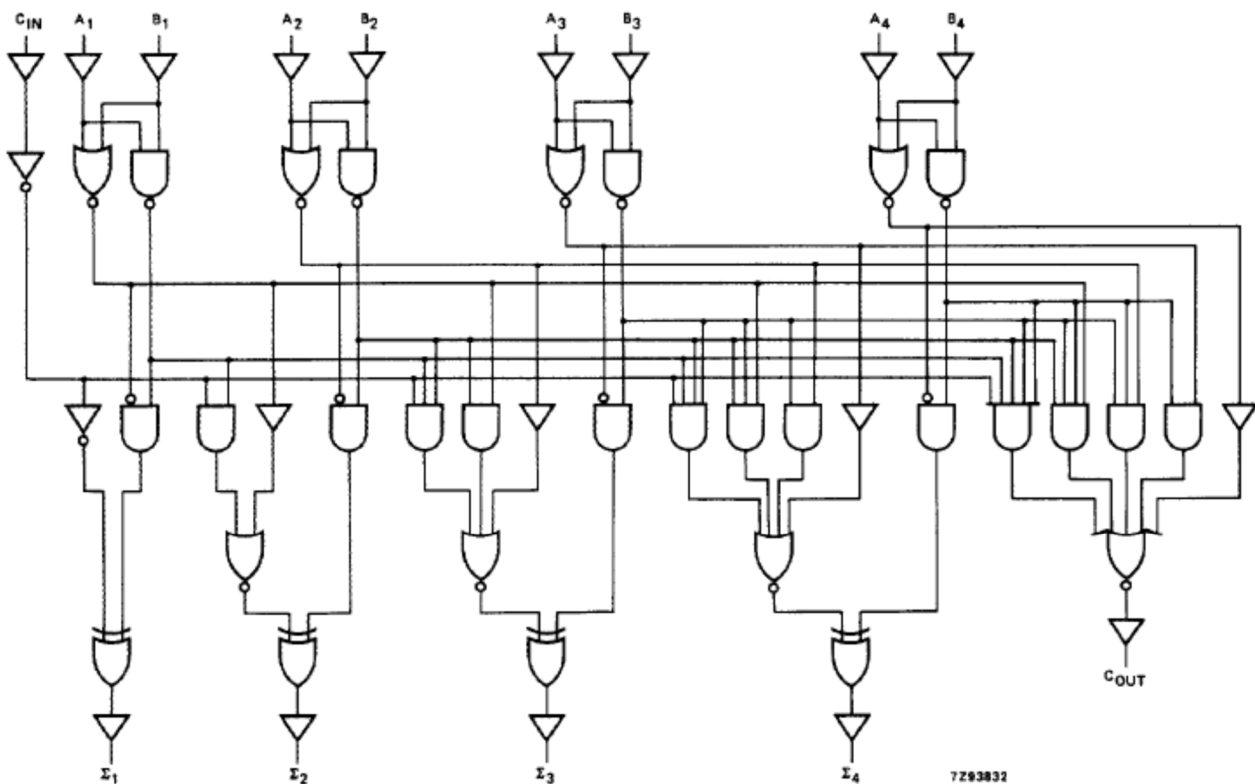
Per gate and buffer:

$$t_{pd} = 40 \text{ ps}$$

$$t_{cd} = 25 \text{ ps}$$



1-bit full adder with ripple carry



74HC283 4-bit binary full adder with fast carry, logic diagram

14

Unsigned 8-bit binary numbers:

$E = 01010101_2$

$F = 00101010_2$

$G = 00010001_2$

Swedish: Beräkna multiplikationen $P = E \times F$ binärt och kontrollera svaret decimalt. (1 p)

Beräkna divisionen $K = E / G$ binärt och kontrollera svaret decimalt. (1 p)

P är ett 16-bitars binärt tal utan tecken.

English: Perform the multiplication $P = E \times F$ in binary and check the answer using decimal. (1 p)

Perform the division $K = E / G$ in binary and check the answer using decimal. (1 p)

P is a 16-bit unsigned binary number.

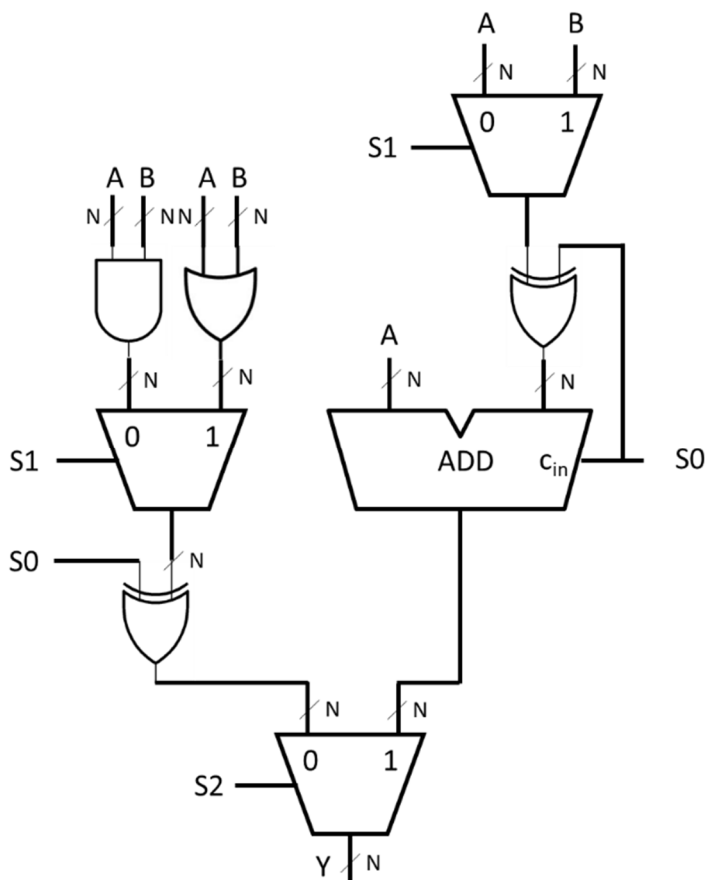
15

Swedish: En 4-bitars ALU (Arithmetic Logic Unit) testas med insignalerna $A = 1010$ och $B = 0011$, och styrsignalerna $S_2 = 0$, $S_1 = 1$ samt $S_0 = 1$. Vad blir utsignalerna Y (4 bitar)? (1 p)

Om istället $S_2 = 1$, vad blir utsignalerna Y (4 bitar)? (1 p)

English: A 4-bit ALU (Arithmetic Logic Unit) is tested with input signals $A = 1010$ and $B = 0011$, and the control signals $S_2 = 0$, $S_1 = 1$ and $S_0 = 1$. What will the outputs Y show (4 bits)? (1 p)

If instead $S_2 = 1$, what will the outputs Y show (4 bits)? (1 p)



Antal bitar $N = 4$.
A och B är utan tecken.
Number of bits $N = 4$.
A and B are unsigned

16

Swedish: Ett diod ROM har byggts med en decoder och multiplexers.
Om $A_4A_3A_2A_1A_0 = 01001$, vad blir $D_3D_2D_1D_0$? (2 p)

English: A diode ROM has been built using a decoder and multiplexers.
If $A_4A_3A_2A_1A_0 = 01001$, what is $D_3D_2D_1D_0$? (2 p)

