



# TENTALYDELSE EXAM QUESTIONS

Fält med fet text måste fyllas i Boxes with text in bold must be filled out

<b>Kurskod</b> Course code	
<b>Kursnamn</b> Course name	
<b>Datum</b> Date	<b>Tid</b> Time
<b>Språk</b> Language	<input type="checkbox"/> Svenska <input type="checkbox"/> English
<b>Ansvarig lärare under tentamen</b> Responsible teacher during the exam	
<b>Telefonnummer</b> Phone number	
<b>Tentan ska rättas (välj ett alternativ)</b> The exam should be corrected (choose one option)	<input type="checkbox"/> i Canvas in Canvas <input type="checkbox"/> på papper on paper

<b>Antal sidor</b> No. of pages	<b>Antal frågor</b> No. of questions
Betygsskala Grading scale	
<b>Tillåtna hjälpmedel - Om det här fältet är tomt så är inga hjälpmedel tillåtna. Endast de hjälpmedel som nämns här är tillåtna.</b> Allowed aids - If this box is empty, no aids are allowed. Only the aids mentioned here are allowed.	
Övrig information Other information	



# Skriftlig Tentamen

## IE1204 Digital Design

### 2026-01-12

Examiner/Examinator: Carl-Mikael Zetterling

Responsible teacher/Ansvarig lärare: Carl-Mikael Zetterling, 08-790 4344

#### Swedish/Svenska:

Tentamenstexten ska lämnas in när lösningarna lämnas in.

Inga tillåtna hjälpmedel utom linjal.

Examen består av två delar:

Del 1 har 16 uppgifter med max 1 poäng per uppgift som ska besvaras på "Answer Form".

Del 2 har 4 uppgifter med max 3 till 5 poäng per uppgift som ska besvaras på separat papper.

Lämna in båda delar samtidigt. Disponera tiden själv mellan delarna.

Uppgifterna är inte ordnade efter svårighetsgrad.

Om slutsumman av tentan har halvpöäng avrundas det uppåt.

Totalt max 32 poäng på tentamen.

För godkänt krävs

**(minst 8 poäng på del 1) OCH (minst 16 poäng totalt)**

Fx om något villkor ej är uppfyllt med en poängs marginal.

Det betyder att

För E krävs minst 16 poäng totalt och minst 8 på del 1.

För Fx krävs 16 poäng totalt och minst 7 på del 1

eller 15 poäng totalt och minst 8 på del 1.

**Betygskalan** för tentamen förutsatt att studenten har minst 8 poäng från del 1.

0-15	16-18	19-21	22-24	25-27	28-31	32
F	E	D	C	B	A	A+

Resultat meddelas inom tre veckor.

# Written Exam

## IE1204 Digital Design

### 2026-01-12

---

Examiner/Examinator: Carl-Mikael Zetterling

Responsible teacher/Ansvarig lärare: Carl-Mikael Zetterling, 08-790 4344

#### English:

The exam text should be handed in after the exam.

No aids allowed except ruler.

The exam consists of two parts:

Part 1 has 16 exercises for max 1 point per exercise to be answered on the “Answer Form”.

Part 2 has 4 exercises for max 3 to 5 points per exercise, to be answered on a separate paper.

Hand in both parts at the same time. Plan the time yourself between the parts.

The exercises are not in order of difficulty.

If the total sum of the exam has half points this will be rounded up.

Total max of 32 points on the exam.

To pass the exam requires

**(at least 8 points from part 1) AND (at least 16 points in total)**

Fx if any condition is not fulfilled by one point's margin.

This means

For E, a minimum of 16 points in total and at least 8 in part 1 is required.

For Fx, 16 points are required in total and at least 7 on part 1

or 15 points in total and at least 8 in part 1.

**Grades** are given as follows provided the student has at least 8 points from part 1.

0-15	16-18	19-21	22-24	25-27	28-31	32
F	E	D	C	B	A	A+

The result will be announced within three weeks.

# Del 1/Part 1, 1 point per exercise, fill in on “Answer Form”

## 1 Number Conversion

**Swedish:** Konvertera de positiva talen och utför beräkningen.  
Svara med ett decimalt tal.

**English:** Convert the unsigned numbers and perform the calculation.  
Answer with a decimal number.

$$Y = 1011000_2 - 26_8 + 1_{10} - 12_{16}$$

## 2 Addition

**Swedish:** A och B är hexadecimala 8 bitars två-komplement kodade tal.  
Beräkna A + B och svara med ett 8 bitars två-komplement hexadecimalt kodat tal.  
Tänk på att du kan kontrollera dina beräkningar med decimala tal.

**English:** A and B are hexadecimal 8-bit binary (two's complement) numbers.  
Calculate A + B and answer with an 8-bit binary (two's complement) hexadecimal number.  
You can check your calculations using decimal numbers.

$$A = 0x2F = 2F_{16}$$

$$B = 0x21 = 21_{16}$$

## 3 Subtraction

**Swedish:** A och B är hexadecimala 8 bitars två-komplement kodade tal.  
Beräkna A - B och svara med ett 8 bitars två-komplement hexadecimalt kodat tal.  
Tänk på att du kan kontrollera dina beräkningar med decimala tal.

**English:** A and B are hexadecimal 8-bit binary (two's complement) numbers.  
Calculate A - B and answer with an 8-bit binary (two's complement) hexadecimal number.  
You can check your calculations using decimal numbers.

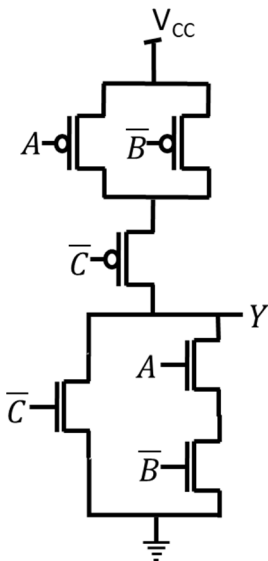
$$A = 0x39 = 39_{16}$$

$$B = 0x78 = 78_{16}$$

## 4 Analysis of CMOS circuits

**Swedish:** Ta fram enklast möjliga booleska uttryck för CMOS-kretsen.

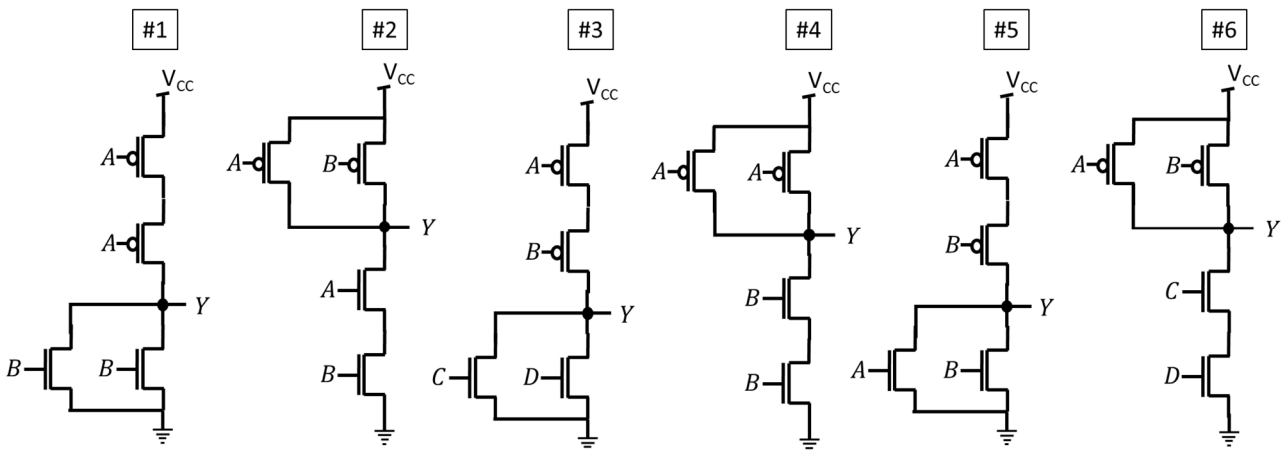
**English:** Derive the simplest possible Boolean expression for the CMOS circuit.



## 5 CMOS circuits

**Swedish:** Vilken av kretsarna är en CMOS NOR?

**English:** Which circuit is a CMOS NOR?



## 6 Analysis: MUX to K-map

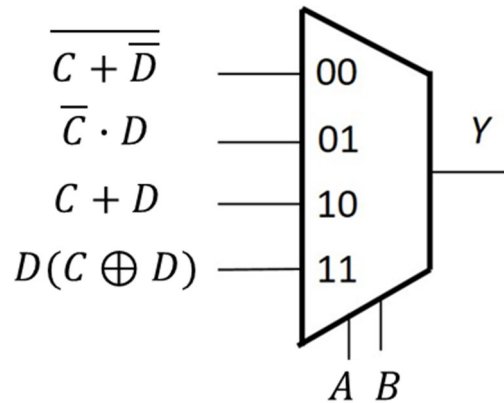
**Swedish:** Fyll i K-Map från MUX-kopplingen.

Ta fram enklast möjliga booleska uttryck för Y från K-map. Välj PoS eller SoP.

**English:** Fill in the K-Map from the MUX circuit.

Derive simplest possible Boolean expression from the K-map. Select PoS or SoP.

Y	CD 00	CD 01	CD 11	CD 10
AB 00				
AB 01				
AB 11				
AB 10				

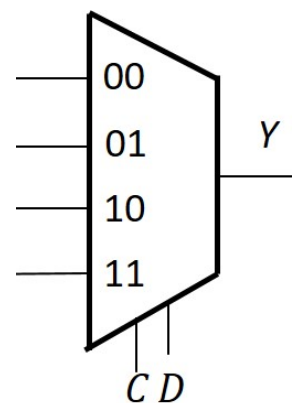


## 7 Design: K-Map to MUX

**Swedish:** Använd en 4:1 MUX och valfria grindar eller 0 och 1 och gör en krets för K-map med CD som select-signaler.

**English:** Use a 4:1 MUX and any logic gates or 0 or 1 to draw a circuit for the K-map with CD as select signals.

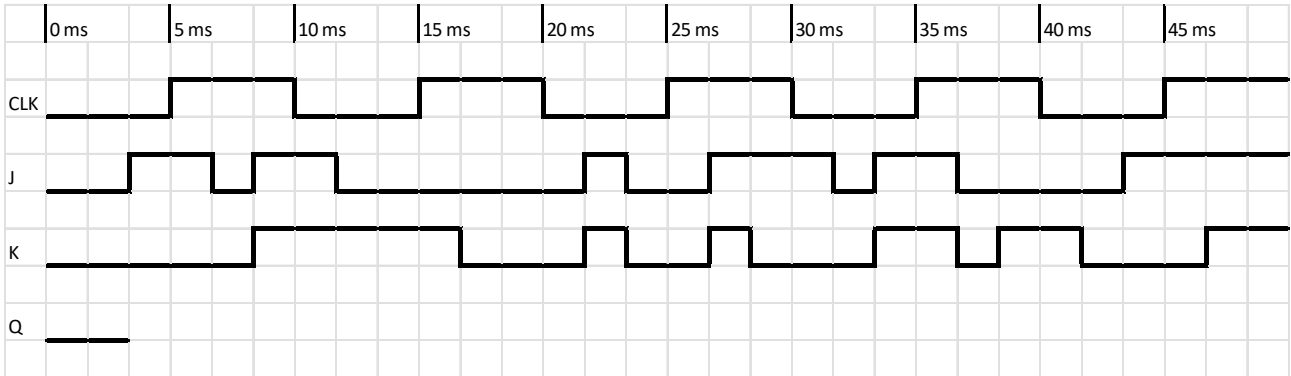
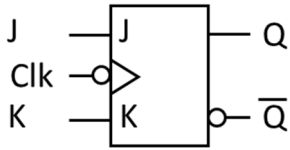
Y	CD 00	CD 01	CD 11	CD 10
AB 00	1	0	1	1
AB 01	1	0	0	0
AB 11	1	1	1	0
AB 10	0	1	0	0



## 8 Timing diagram (Analysis)

**Swedish:** Rita tidsdiagram för kretsen i "Answer Form".

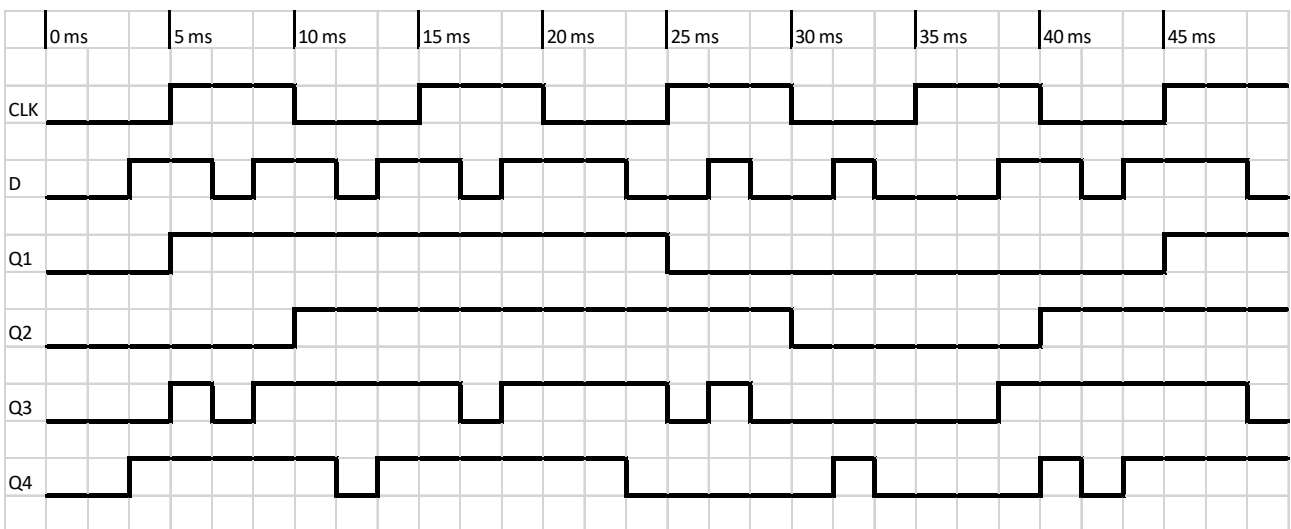
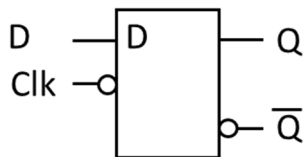
**English:** Draw the timing diagram for the circuit in the "Answer Form".



## 9 Timing diagram (Design)

**Swedish:** Vilket tidsdiagram Q1 – Q4 nedan stämmer?

**English:** Which timing diagram Q1 – Q4 below is correct?

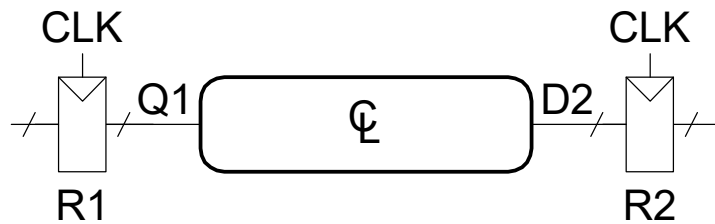


## 10 Timing calculation

**Swedish:** Beräkna maximal klockfrekvens för kretsen. Är Hold-villkoret uppfyllt?

**English:** Calculate the maximum clock frequency for the circuit. Is the Hold time constraint ok?

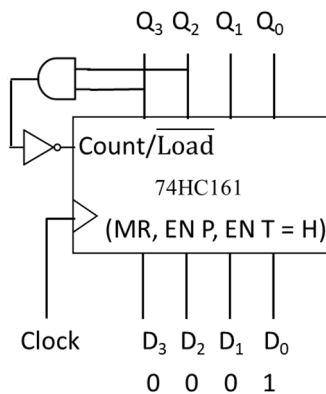
$t_{pcq}$	= 30 ps
$t_{ccq}$	= 20 ps
$t_{setup}$	= 50 ps
$t_{hold}$	= 25 ps
$t_{pd}$	= 170 ps
$t_{cd}$	= 30 ps



## 11 Counter analysis

**Swedish:** Räknaren nedan har laddat in tillståndet  $Q_3Q_2Q_1Q_0 = D_3D_2D_1D_0$ . Hur många klockpulser innan den upprepar sig? Vad är sista tillståndet?

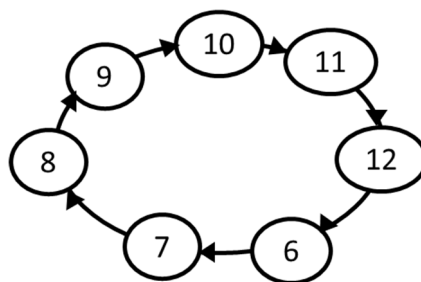
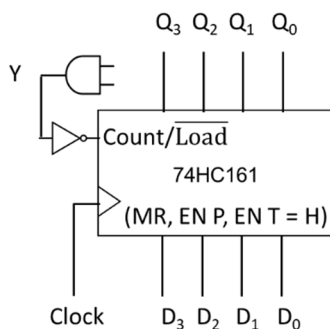
**English:** The counter below has loaded state  $Q_3Q_2Q_1Q_0 = D_3D_2D_1D_0$ . How many clock pulses until it repeats? What is the end state?



## 12 Counter design

**Swedish:** Hur ska AND-grinden och  $D_3 - D_0$  kopplas för att få en räknare med tillståndsdigrammet nedan?

**English:** How should the AND-gate and  $D_3 - D_0$  be connected to get a counter with the state diagram below?



### 13 Multiplication

**Swedish:** A och B är 8 bitars två-komplement kodade tal.  
Beräkna  $A \times B$  (binärt) och svara med ett 16 bitars två-komplement **hexadecimalt kodat tal**.  
Tänk på att du kan kontrollera dina beräkningar med decimala tal.

**English:** A and B are 8-bit binary (two's complement) numbers.  
Calculate  $A \times B$  (binary) and answer with a 16-bit binary (two's complement) **hexadecimal number**.  
You can check your calculations using decimal numbers.

$A = 01111000_2$   
 $B = 01111011_2$

### 14 Division

**Swedish:** A och B är 8 bitars två-komplement kodade tal.  
Beräkna  $A / B$  (binärt) och svara med kvot och rest  
(8 bitars två-komplement **hexadecimalt kodade tal**).  
Tänk på att du kan kontrollera dina beräkningar med decimala tal.

**English:** A and B are 8-bit binary (two's complement) numbers.  
Calculate  $A / B$  (binary) and answer with quotient and remainder  
(8-bit binary two's complement **hexadecimal numbers**).  
You can check your calculations using decimal numbers.

$A = 01111111_2$   
 $B = 00011011_2$

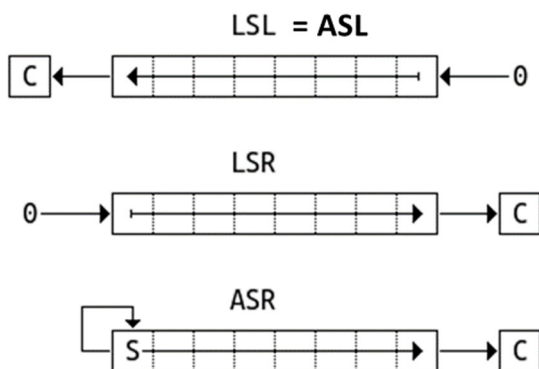
## 15 Shift Registers

**Swedish:** Ett skiftregister har laddats med 8 bitar med värdet D.  
 Vad blir resultatet efter de uppräknade operationerna?  
 Svara med 8 bitar ( $Q_7 Q_6 Q_5 Q_4 Q_3 Q_2 Q_1 Q_0$ ).

**English:** A shift register has been preloaded with 8 bits of data D.  
 What is the result after the listed operations?  
 Answer with 8 bits ( $Q_7 Q_6 Q_5 Q_4 Q_3 Q_2 Q_1 Q_0$ ).

D = 10101010

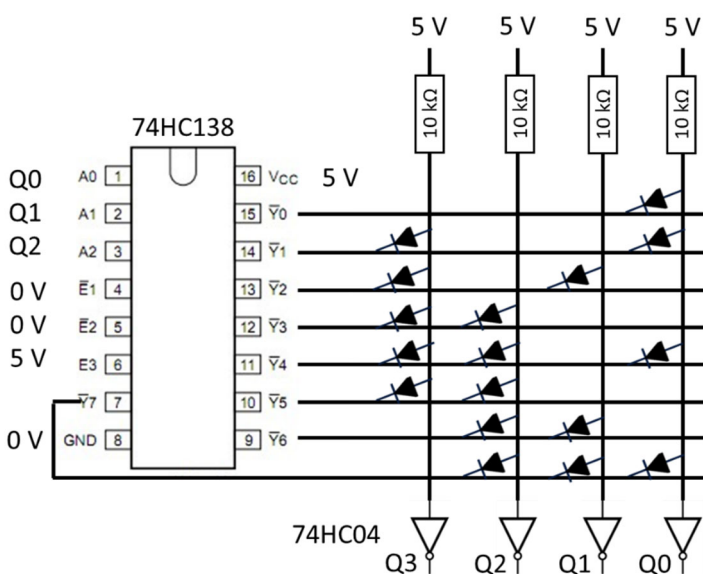
Operations: ASL 1 LSL 1 ASR 1 LSR 1



## 16 Memory circuit from Lab 4

**Swedish:** Detta diod-ROM har åtta 4 bitars tal lagrade, vilka är talen?  
 Svara med 8 **hexadecimala siffror**, från adress 000 till 111.

**English:** This diode ROM has eight 4-bit numbers stored, what are the numbers?  
 Answer with 8 **hexadecimal digits**, from address 000 to 111.



**Del 2/Part 2, 3-5 points per exercise, answer on separate paper**

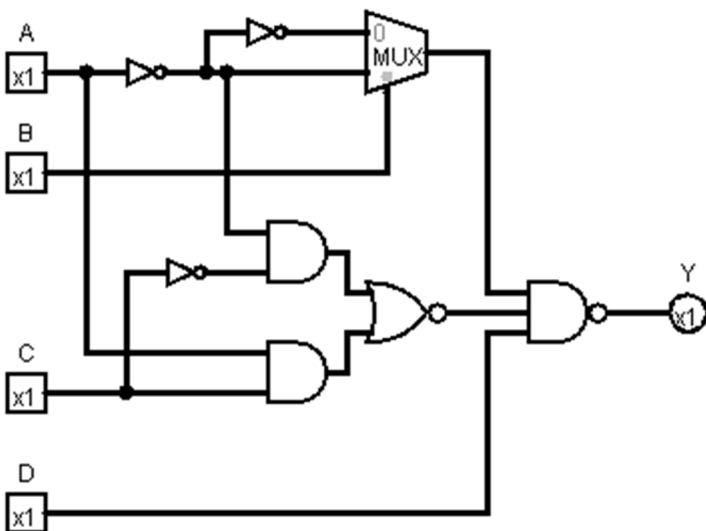
**17 Analysis of Combinational Circuit (4 p)**

**Swedish:**

1. Ta fram booleskt uttryck för kretsen nedan.
2. Rita K-map för kretsen med variabelordning som i figuren.
3. Förenkla uttrycket med hjälp av K-map.
4. Rita ny krets med valfria grindar (men inte MUX).

**English:**

1. Derive the Boolean expression for the circuit below.
2. Draw a K-map for the circuit with variables as in the figure.
3. Simplify the expression using the K-map.
4. Draw a new circuit using any gates (but not MUX).



Y	CD 00	CD 01	CD 11	CD 10
AB 00				
AB 01				
AB 11				
AB 10				

Rita av K-map i dina inlämnade svar.

Redraw the K-map in your answer sheets.

## 18 Design of Combinational Circuit (4 p)

### Swedish:

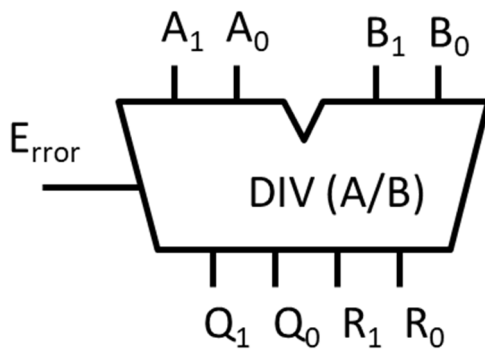
En tvåbitars heltalsdividerare för  $A/B = Q$  och  $R$  kan konstrueras från sanningstabell och K-maps. E-biten signalerar division med noll när  $B$  är 0.

1. Rita hela sanningstabellen med hjälp av den som är påbörjad nedan.
2. Rita K-maps för sanningstabellen med variabelordning som i figuren.
3. Ta fram enklast möjliga booleska uttryck. Använd  $x = \text{don't care}$  för att förenkla.
4. Rita kretsar för uttrycken med valfria grindar och/eller MUX.

### English:

A two bit integer divider to generate  $A/B = Q$  and  $R$  can be designed from truth table and K-maps. The E bit signifies divide by zero error when  $B$  is 0.

1. Draw a complete truth table with help from the one that has been started below.
2. Draw K-maps for the truth table with variables as in the figure.
3. Derive the simplest possible Boolean expression. Use  $x = \text{don't care}$  to simplify.
4. Draw the circuits for the expressions using any gates and/or MUX.



	B1B0			
	00	01	11	10
A1A0				
00				
01				
11				
10				

A1	A0	B1	B0	E	Q1	Q0	R1	R0
0	0	0	0	1	x	x	x	x
0	0	0	1	0	0	0	0	0
0	0	1	0	0	0	0	0	0
0	0	1	1	0	0	0	0	0
0	1	0	0					
0	1	0	1					
0	1	1	0					
0	1	1	1					
1	0	0	0					
1	0	0	1					
1	0	1	0					
1	0	1	1					
1	1	0	0	1	x	x	x	x
1	1	0	1	0	1	1	0	0
1	1	1	0	0	0	1	0	1
1	1	1	1	0	0	1	0	0

Rita av K-map i dina inlämnade svar.

Redraw the K-map in your answer sheets.

### 19 Analysis of FSM (3 p)

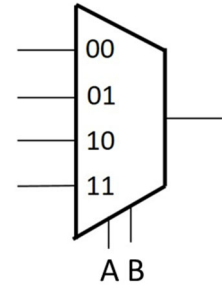
**Swedish:** Analysera vad tillståndsmaskinen (FSM) utför.

1. Rita K-Maps för Q1N och Q0N.
2. Rita tillståndstabell.
3. Rita tillståndsdigram.

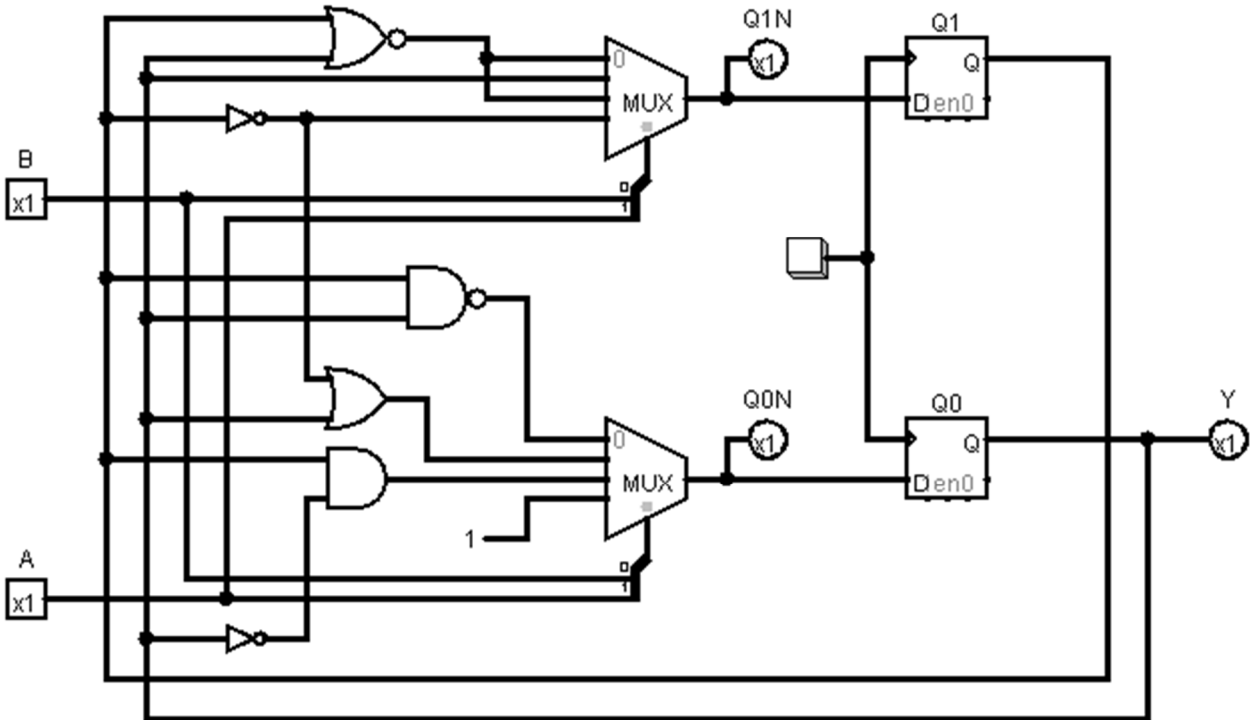
Använd ordningen Q1 Q0 A B

**English:** Analyze the state machine (FSM).

1. Draw K-Maps for Q1N and Q0N.
2. Draw a state table.
3. Draw a state diagram.



Use the order Q1 Q0 A B



Q1N	AB=			
Q1Q0	00	01	11	10
00				
01				
11				
10				

Q0N	AB=			
Q1Q0	00	01	11	10
00				
01				
11				
10				

Rita av K-map och state tabell i dina inlämnade svar.

Redraw the K-map and state table in your answer sheets.

Present state		Next state								Output
		AB = 00		AB = 01		AB = 11		AB = 10		
Q1	Q0	Q1N	Q0N	Q1N	Q0N	Q1N	Q0N	Q1N	Q0N	Y
0	0									
0	1									
1	1									
1	0									

## 20 Design of FSM (5 p)

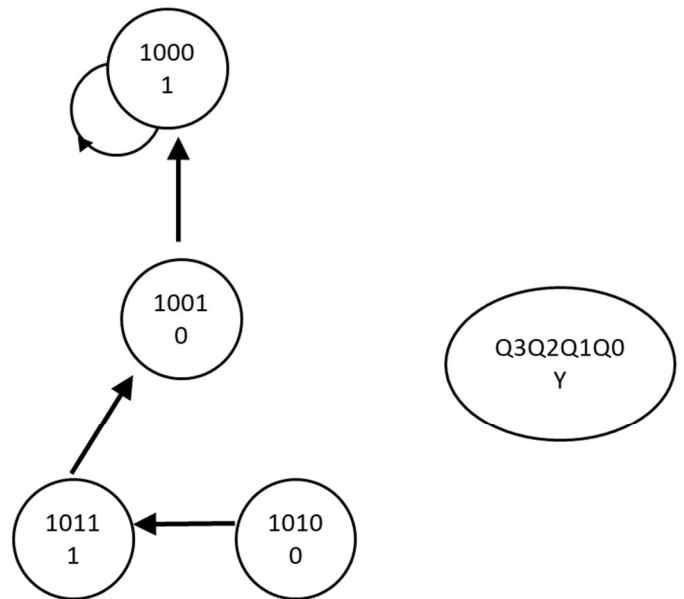
**Swedish:** Konstruera en tillståndsmaskin (FSM) enligt tillståndsdigrammet nedan.

1. Rita tillståndstabell.
2. Ta fram K-map för nästa tillstånd och utsignal.
3. Ta fram minimerade uttryck för nästa tillstånd och utsignal.
4. Rita kretsschema för en FSM med DFFs och MUX och/eller vilka grindar som helst.
5. Visa att kretsen för Y kan byggas med bara tre st två-ingångars XOR-grindar.

**English:** Design a state machine (FSM) according to the state diagram below.

1. Draw a state table.
2. Derive K-maps for next state and output.
3. Derive minimized expressions for next state and output.
4. Draw the FSM circuit diagram with DFFs and MUX and/or any gates.
5. Show that the circuit for Y can be built using just three of two-input XOR gates.

	q1q0 00	q1q0 01	q1q0 11	q1q0 10
q3q2 00				
q3q2 01				
q3q2 11				
q3q2 10				



Rita av K-map i dina inlämnade svar.

Redraw the K-map in your answer sheets.

