



# IS1200 Datorteknik, grundkurs

## 7,5 hp

Computer Hardware Engineering

När kurs inte längre ges har student möjlighet att examineras under ytterligare två läsår.

### Fastställande

Kursplan för IS1200 gäller från och med VT15

### Betygsskala

A, B, C, D, E, FX, F

### Utbildningsnivå

Grundnivå

### Huvudområden

Teknik

### Särskild behörighet

**Grundläggande behörighet samt Matematik D, Fysik B och Kemi A**

- Registrerad på kurs IE1204 eller IE1205
- Registrerad på kurs ID1018 eller ID1004

### Undervisningsspråk

Undervisningsspråk anges i kurstillfällesinformationen i kurs- och programkatalogen.

# Lärandemål

## Efter kursen ska studenten kunna:

- Beskriva och förklara funktion och uppbyggnad av en centralenhet i en dator med pipeline
- Beskriva och förklara avbrottshantering och direkt minnesaccess (DMA)
- Skriva assemblerprogram för enkla beräkningar och olika typ av in- och utmatning
- Beskriva, förklara och använda prioritetsnivåer i hård- och mjukvara samt hur prioritetsnivåer används i operativsystem
- Beskriva, förklara och skissera cacheminnen och pipeline-arkitektur för att jämföra kvalitetsaspekter hos processorer
- Beskriva, förklara och använda och använda maskinnära programmering i C.
- Beskriva och förklara samband mellan C-kod och assemblerkod
- Beskriva och förklara hur en processors exekveringstid kan fördelas mellan flera program och hur semaforer kan användas för samverkan mellan program

## Kursinnehåll

Datorns funktionssätt: vad är ett program och hur exekveras det i en processor

Adressering: att i assemblyprogram ange vilka operander som ska bearbetas

Språket C för dig som kan programmera i Java

Subrutiner - C-nivå, assemblernivå och hårdvarustöd

Maskinaritmetik: representation av heltal och flyttal - hur utförs beräkningar i en dator

Maskinnära programmering: blandad C- och assemblerkod

Statiska och dynamiska variabler på C- och assemblernivå

Parameteröverföring: pekare, referens- och värdeanrop

Kommunikation mellan processor, minne och IO-enheter på ett enkelt bussystem

Kommunikation, avbrottshantering och direktminnesaccess, blockvis dataöverföring

Uppbyggnad av en processor med RISC-arkitektur, försedd med cacheminnen

Laborationskursen innehåller sex laborationer som behandlar

- Assemblyprogrammering
- In- och utmatning
- Avbrottshantering
- Blandad kod i C och assembler
- Processorarkitektur och cacheminnen

- Fördelning av processortid

## Kurslitteratur

David A Patterson, John L Hennessy: Computer Organization and Design - The Hardware/Software Interface, Fifth Edition

Morgan Kaufmann, USA, 2014, ISBN 978-0-12-407726-3

Nios II Processor Reference Manual, kapitel 3 och 8

Presentationsbilder och anteckningar från föreläsningar och andra lektioner

Exempelsamling med lösningar

Lab-PM

## Examination

- LAB1 - Laboration, 4,5 hp, betygsskala: P, F
- TEN1 - Tentamen, 3,0 hp, betygsskala: A, B, C, D, E, FX, F

Examinator beslutar, baserat på rekommendation från KTH:s handläggare av stöd till studenter med funktionsnedsättning, om eventuell anpassad examination för studenter med dokumenterad, varaktig funktionsnedsättning.

Examinator får medge annan examinationsform vid omexamination av enstaka studenter.

## Övriga krav för slutbetyg

- Godkänd skriftlig tentamen (TEN1; 3 hp) med betygsskala A-E
- Godkänd laborationskurs (LAB1; 4,5 hp)

## Etiskt förhållningssätt

- Vid grupparbete har alla i gruppen ansvar för gruppens arbete.
- Vid examination ska varje student ärligt redovisa hjälp som erhållits och källor som använts.
- Vid muntlig examination ska varje student kunna redogöra för hela uppgiften och hela lösningen.